

Rechnerstrukturen und -organisation (RSO)

Module: INF-SEBS-INF-08
INF-SEGY-INF-08
INF-SEMS-INF-08
INF-BBQ-MS-INF-08

Rainer G. Spallek

TU Dresden, 29.10.2020



Gliederung

- 1 Organisatorisches
- 2 Qualifikationsziele
- 3 Literatur zur Vorlesung
- 4 Inhalt der Vorlesung
- 5 Bereiche der Rechnerarchitektur
- 6 Ebenen der Rechnerarchitektur
- 7 Historischer Überblick
- 8 Bekannte Persönlichkeiten
- 9 Computer Generationen
- 10 Entwicklungstendenzen / Moores Law



2 Qualifikationsziele

Die Studierenden besitzen ein ausgewogenes Theorie- und Methodenverständnis für den Aufbau und die Organisation von Rechnern wie auch ihrer Basiskomponenten. Das trifft insbesondere auch für das Grundverständnis komplexer Rechnersysteme, der Nutzung von Parallelität und der Leistungsbewertung zu.

Ausgehend von den erforderlichen Grundlagen der Computertechnik, sind Kenntnisse über den Aufbau und die Funktion der einzelnen Komponenten einer Rechnerstruktur, deren Organisation und Zusammenwirken vorhanden. Diese sind exemplarisch erworben, wobei beginnend mit der Realisierung von Schaltnetzen und Schaltwerken auf Gatterniveau, der Informationsdarstellung, -codierung und -verarbeitung, dem Befehlssatz als Bindeglied zur Software bis hin zu den Komponenten eines Rechners wie Steuerwerk, Rechenwerk, Register, Speicher vorgegangen wird.

Die verschiedenen Arten von Parallelität, Vernetzungen und Bewertungen komplexer Rechnersysteme sind verstanden.

3 Literatur zur Vorlesung

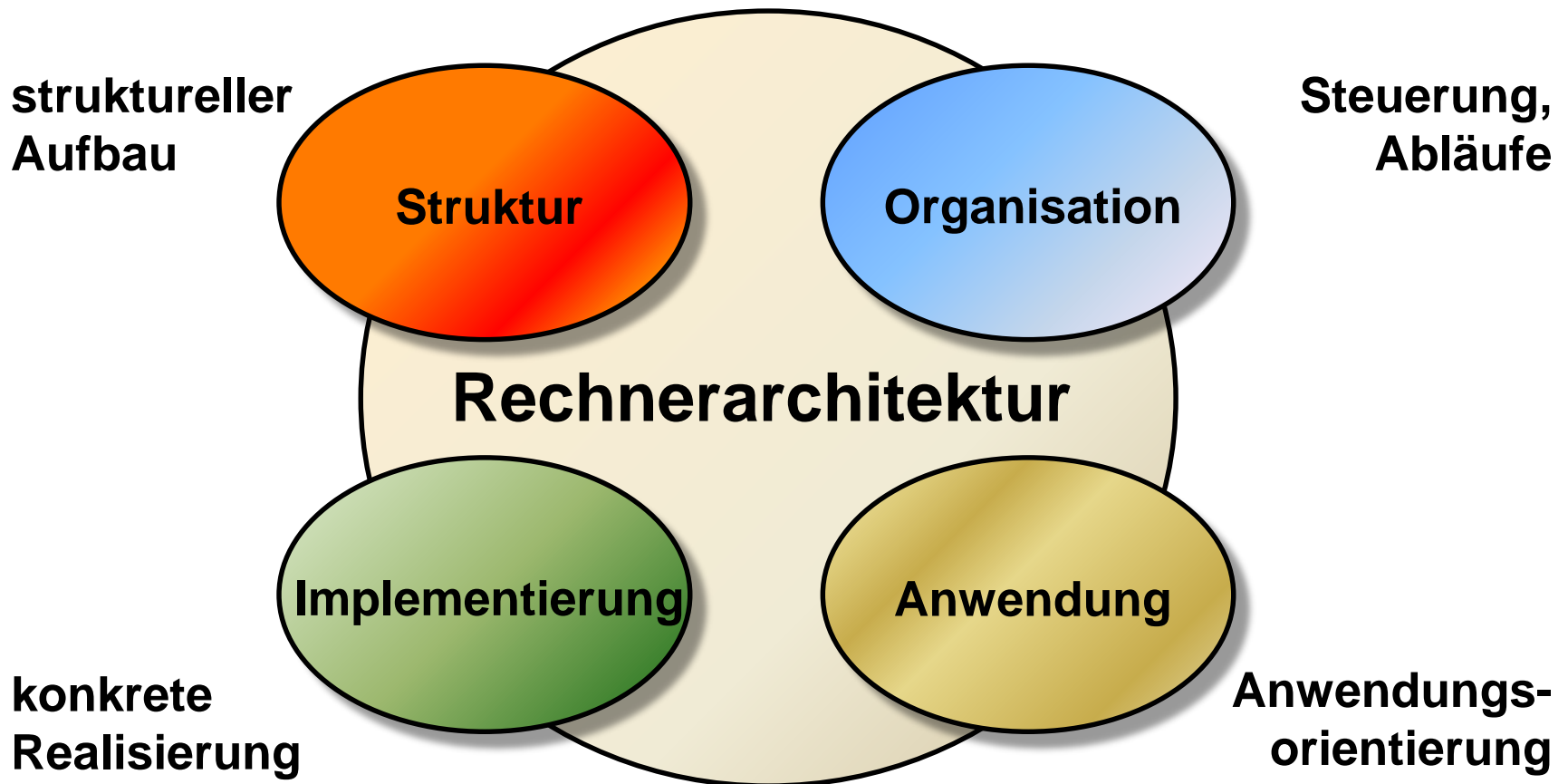
- Technische Informatik: W. Schiffman und R. Schmitz; Springer, ISBN 978-3-540-40418-7
- Technische Informatik: B. Becker, R. Drechsler, P. Molitor; Pearson ISBN 978-3-8273-7092-1
- Grundlagen der Technischen Informatik: Dirk W. Hoffmann; Hanser ISBN 978-3-446-40691-9
- Computerarchitektur: A.S. Tanenbaum und J. Goodman; Prentice Hall, ISBN 3-8273-7151-1
- Rechneraufbau und Rechnerstrukturen: W. Oberschlep und G. Vossen; Oldenbourg ISBN 3-486-57849-9
- Rechnerarchitektur: Paul Herrmann; Vieweg, ISBN 978-3-528-25598-5
- Rechnerarchitektur: Helmut Malz; Vieweg, ISBN 3-528-13379-1

- Taschenbuch der Informatik: U.Schneider und D. Werner; Hanser Verlag, ISBN 3-446-22584-6
- Mikroprozessortechnik: Klaus Wüst; Vieweg, ISBN 978-3-8348-0046-6
- Rechnerarchitekturen: Christian Märtin; Hanser, 3-446-21475-5
- Computer Organization and Architecture: W. Stallings; Pearson, 978-0-13-506417-7
- Computer Organization and Design: D. A. Patterson and J. L. Hennessy; Elsevier, ISBN 978-0-12-374493-7

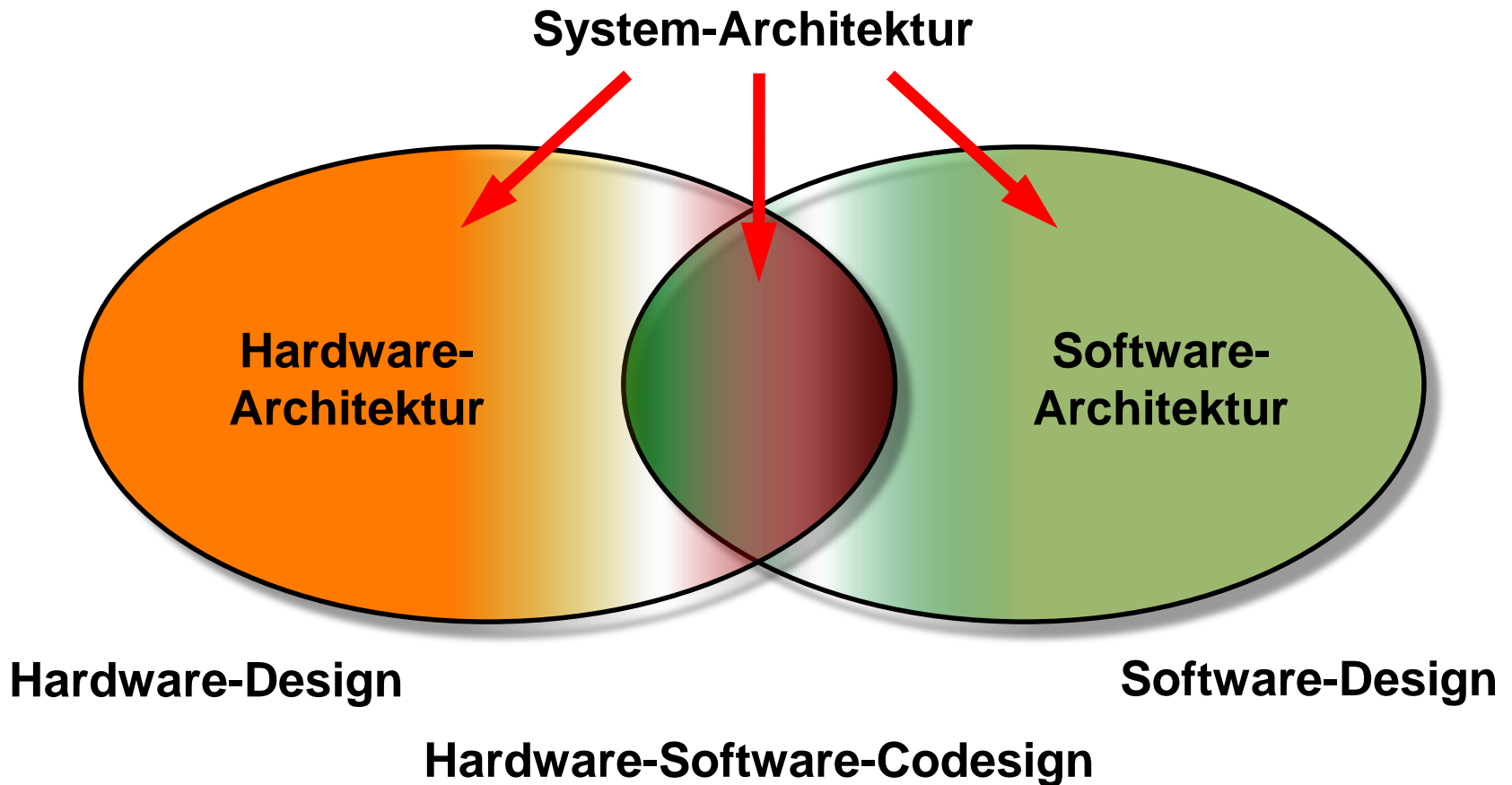
4 Inhalt der Vorlesung

- 1 Einführung / Informationsdarstellung
- 2 Informationscodierung
- 3 Informationsverarbeitung
- 4 Schaltnetze
- 5 Schaltwerke
- 6 Architekturkonzepte
- 7 Von-Neumann Architektur
- 8 Befehlssatz
- 9 Speicher
- 10 Rechenwerk
- 11 Steuerwerk
- 12 Nutzung von Parallelität
- 13 Alternative Rechnerarchitekturen

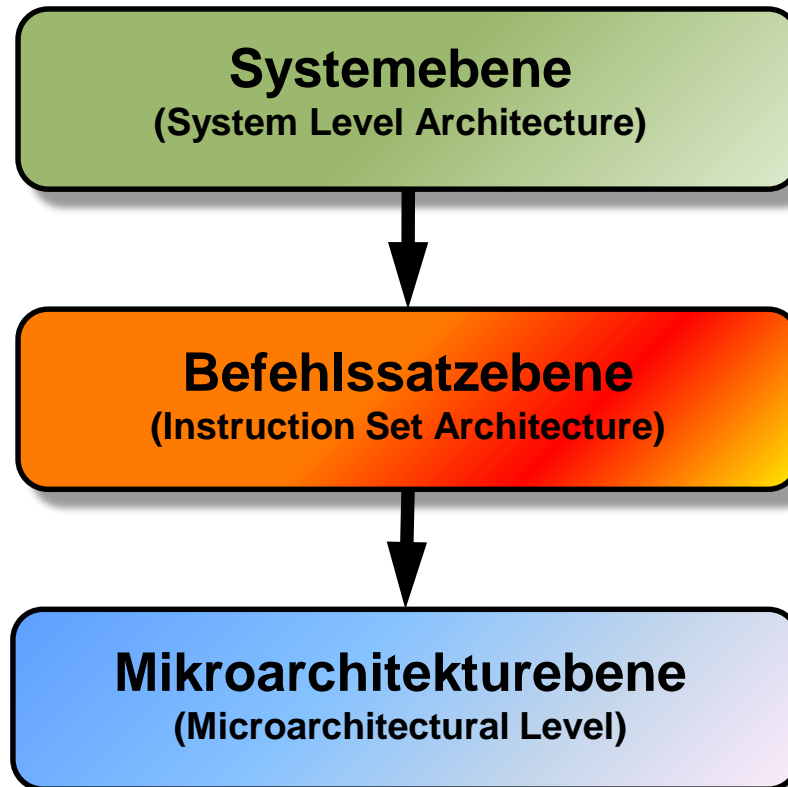
5 Bereiche der Rechnerarchitektur



Architektursichten

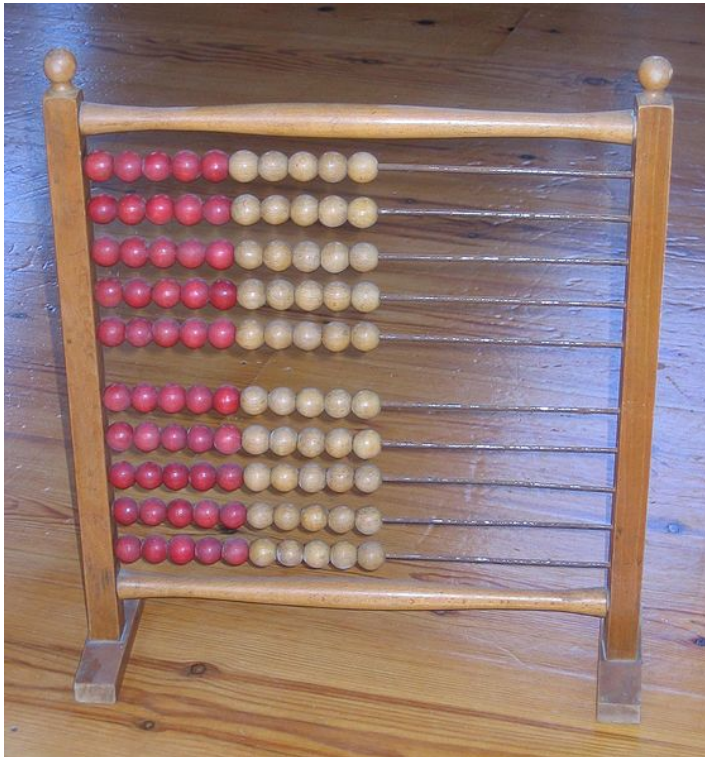


6 Ebenen der Rechnerarchitektur



- Komponenten, Konfiguration
 - Verbindungstechnik
 - Speicher, Peripherie
-
- Befehlssatz, Befehlsformat
 - Adressierung, Datenformat
 - Schnittstelle HW-SW
-
- Mikroprogramm, Steuerung
 - Implementierung, Parallelität
 - Schnittstellen

7 Historischer Überblick

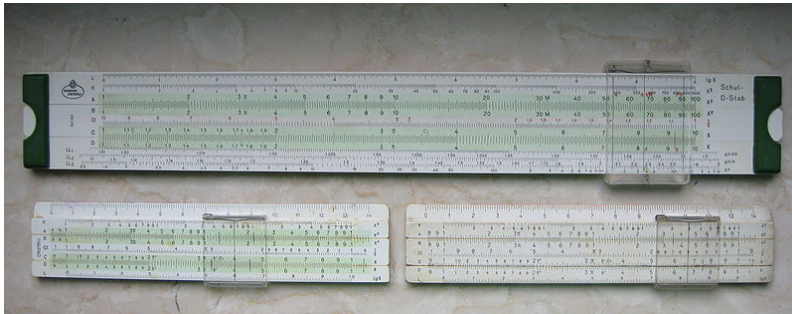


300 v.Chr. Abakus

- Addition, Subtraktion
- Multiplikation, Division
- Quadrat- und Kubikwurzel

Abakus, Anfang 20. Jahrhundert

[Quelle: <http://commons.wikimedia.org/wiki/File:Kugleramme.jpg>; Lizenz: public domain]

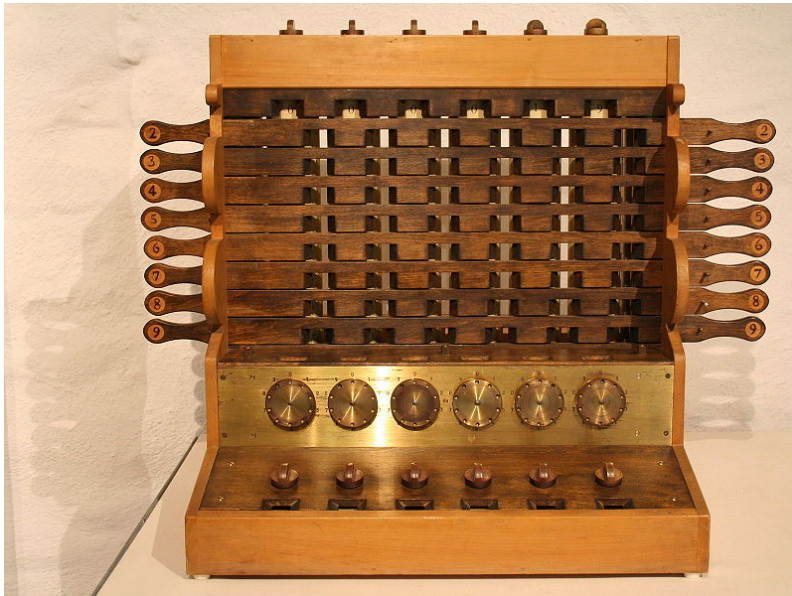


Rechenschieber, Faber-Castell

[Quelle: <http://commons.wikimedia.org/wiki/File:RegoloFaber-Castell.jpg>; Lizenz: public domain]

Rechenschieber

- ab ca. 1622 mit logarithmischer Skala
- Addition, Subtraktion
- Multiplikation, Division
- Proportionen
- Potenzen (Quadrat, Kubik)
- Quadrat- und Kubikwurzel
- Kehrwerte
- Logarithmen
- Sinus, Kosinus, Tangens

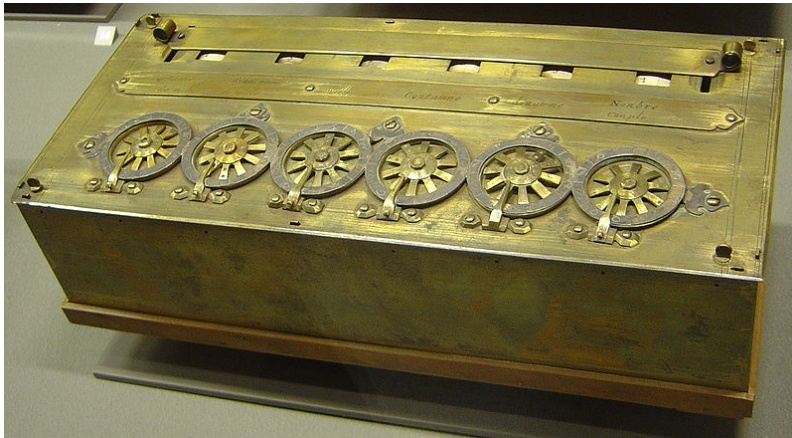


Rechenuhr (Schickard Maschine)

[Quelle: <http://commons.wikimedia.org/wiki/File:Schickardmaschine.jpg>; Autor: Herbert Klaeren; Lizenz: CC-by-sa]

1623 Wilhelm Schickard, Rechenuhr

- mechanische Rechenuhr
- Addieren und Subtrahieren sechsstelliger Dezimalzahlen
- Signalisierung des „Speicherüberlaufs“ durch eine Glocke

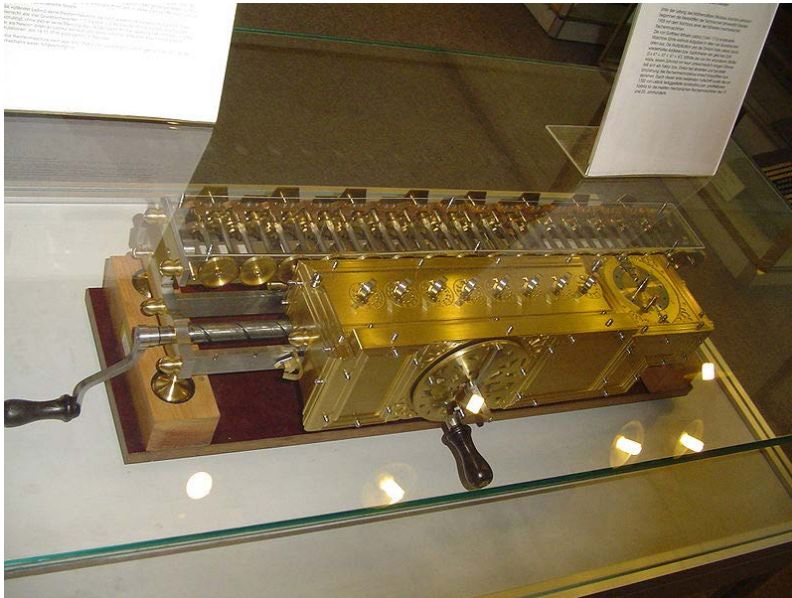


Pascaline

[Quelle: http://commons.wikimedia.org/wiki/File:Arts_et_Metiers_Pascaline_dsc03869.jpg; Autor: David Monniaux; Lizenz: CC-by-sa]

1643 Blaise Pascal „Pascaline“

- mechanische Rechenmaschine
- Addieren und Subtrahieren über Komplementärzahlen
- 50 verschiedene Versionen gefertigt
- Genauigkeit: bis zu 7 Dezimalstellen



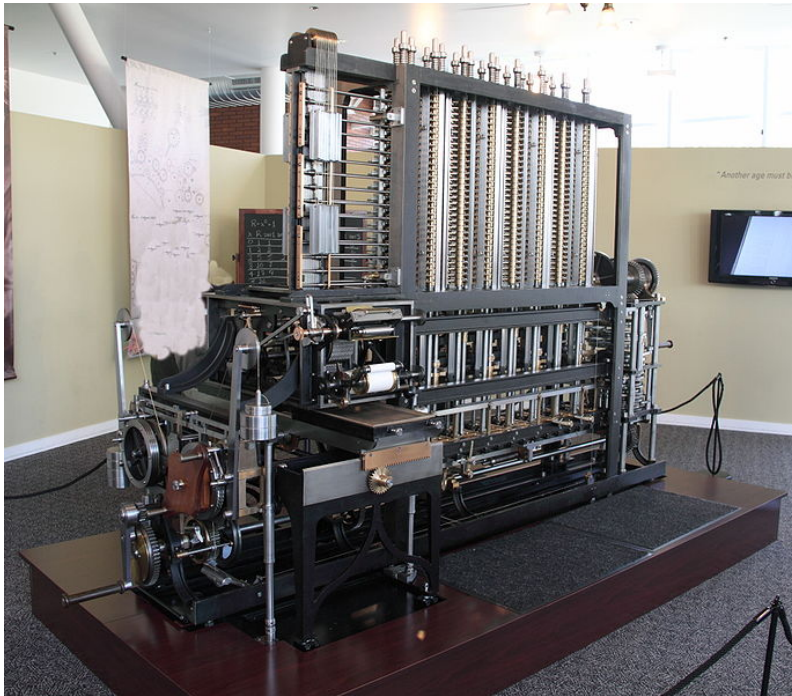
Leibniz Rechenmaschine

Ausgestellt in den Technischen Sammlungen Dresden

[Quelle: <http://commons.wikimedia.org/wiki/File:Leibnitzrechenmaschine.jpg>; Autor: Kolossos; Lizenz: GDFL]

1672 Gottfried Wilhelm Leibniz

- mechanische Rechenmaschine
- Staffelwalzenprinzip ist Basistechnik zur Realisierung der mechanischen Multiplikation
- binäre Zifferndarstellung
- 1990: fehlerfreier Nachbau durch N.J. Lehmann nach org. Konstruktionsplan



Babbage Difference Engine – No. 2

Nachbau von 1991

[Quelle: http://en.wikipedia.org/wiki/File:Difference_engine.JPG; Autor: Allan J. Cronin; Lizenz: CC-by-sa]

1832 Charles Babbage Difference Engine

1847 Difference Engine No. 2

- mechanische Rechenmaschine zum Lösen polynomieller Funktionen
- konnte nur addieren
- ca. 8000 Einzelteile
- Masse: 5 t
- Genauigkeit: 31 Dezimalstellen

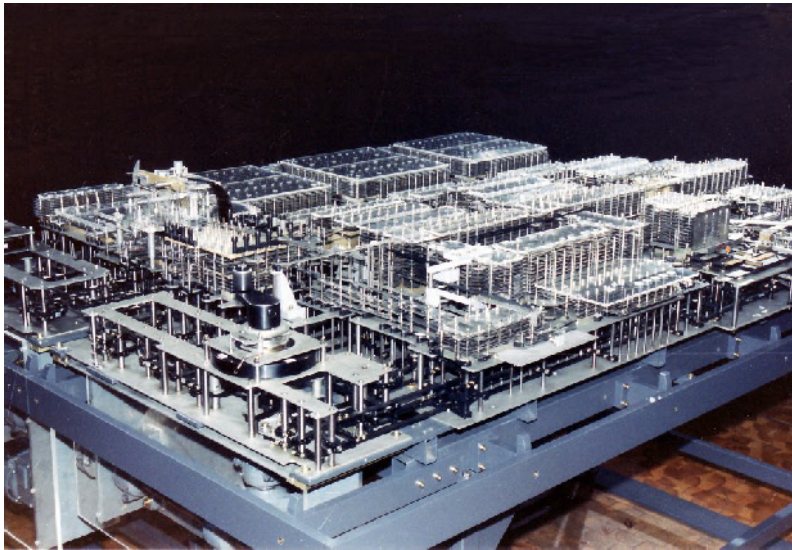


Hollerith Tabulator

[Quelle: <http://archive.computerhistory.org/resources/still-image/Hollerith/>; Lizenz: <http://www.computerhistory.org/terms/>]

1888 Herman Hollerith, Tabulator

- Lochkartensortiermaschine
- zur Volkszählung entwickelt
- Computing-Tabulating-Recording Co. → ab 1924 IBM



Nachbau der Z1 von 1989

Ausgestellt im Deutschen Technikmuseum Berlin

[Quelle: <http://www.horst-zuse.homepage.t-online.de/z1-nachbau.html>]

1937 Konrad Zuse, Z1

- mechanisches Rechenwerk
- ca. 20.000 handgefertigte Bleche, Stäbe und Räder (Konservendosen)
- Register: 2x 22 bit floating-point
- Speicher: 64 Worte
- Addition, Subtraktion
- Multiplikation, Division
- Taktfrequenz: 1 Hz
- Problem: verhakende Bleche



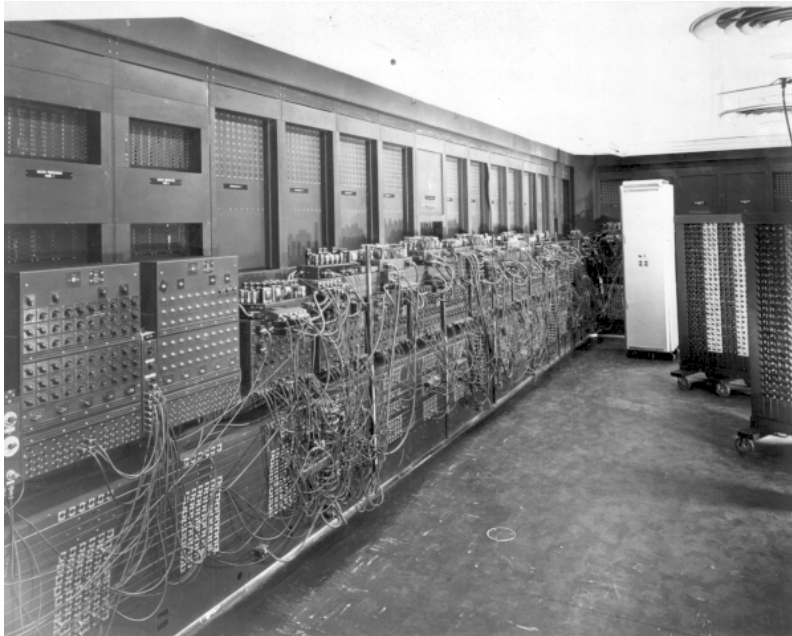
Zuse Z3

Ausgestellt im Deutschen Museum in München

[Quelle: http://commons.wikimedia.org/wiki/File:Z3_Deutsches_Museum.JPG; Autor: Magnus Manske; Lizenz: GFDL]

1941 Konrad Zuse, Z3

- erster funktionsfähiger Digitalrechner
- erster programmierbarer Rechner
- erster Turing-vollständiger Rechner
- binäres Zahlensystem
- elektro-mechanischer Rechner
- 2000 Relais (Relaistechnik)
- Taktfrequenz: 5-10 Hz
- 64 Binärzahlen je 22 bit floating point
- 15-20 Additionen pro Sekunde
- 4-5 Sekunden pro Multiplikation

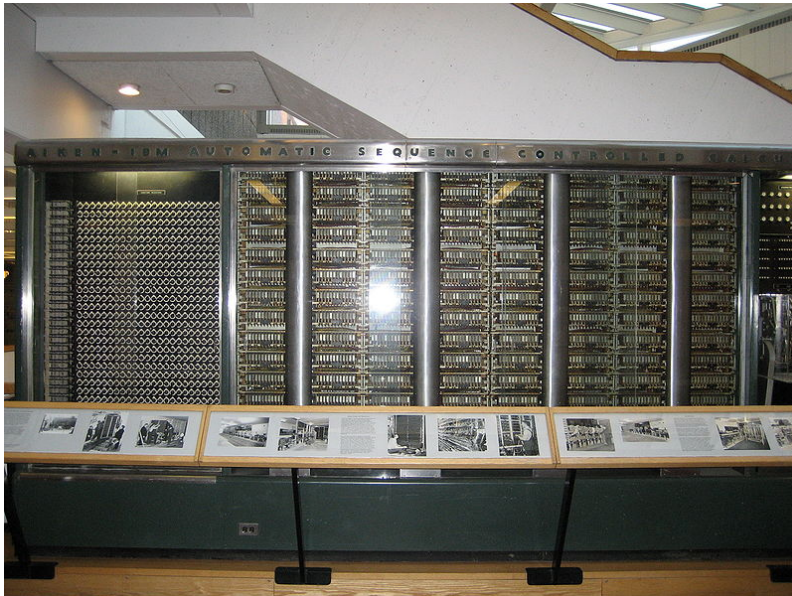


linke Seite des ENIAC im RBL Building 328

[Quelle: <http://ftp.arl.army.mil/ftp/historic-computers/>; Autor: U.S. Army Photo; Lizenz: public domain]

**1942-1946 J. Presper Eckert und
John W. Mauchly,
Electronic Numerical Integrator
and Computer, ENIAC**

- erster vollelektronischer Rechner
- University of Pennsylvania, USA
- Berechnung ballistischer Kurven
- 17.468 Röhren, 7.200 Dioden,
1.500 Relais, 70.000 Widerstände
- Masse: 27 t; Fläche: 64 m²
- Leistungsaufnahme: 150 kW
- Taktfrequenz: 5 kHz
- Genauigkeit: 10 Dezimalstellen
- 2,8 ms je Multiplikation
- 2 Vakuumröhren Ausfall pro Tag
- 40 Techniker für die Wartung



Harvard MARK I - Frontansicht

[Quelle: http://commons.wikimedia.org/wiki/File:Harvard_Mark_I.jpg; Lizenz: public domain]

1943 Howard H. Aiken, Mark I

- elektromechanischer Rechner
- Harvard University, Cambridge, USA
- 1944-1959 ballistische Berechnungen für die US Navy
- Trennung von Daten- und Befehlsspeicher
→ Harvard Architektur
- 3.500 Relais, 2.225 Zähler
- Frontlänge: 16 m, Gewicht: 35 t
- Genauigkeit: 23 Digit Decimal FP



EDVAC im RBL Building 328

[Quelle: <http://tp.arl.mil/tp/historic-computers/>; Autor: U.S. Army Photo; Lizenz: public domain]

1946-1949 Electronic Discrete Variable Automatic Computer, EDVAC

- Umsetzung der von Neumann-Architektur
- ca. 6.000 Röhren, 12.000 Dioden
- Masse: 7,8 t
- Fläche: 45 m²
- Leistungsaufnahme: 56 kW



UNIVAC I, links: Eingabeeinheit, rechts: Bandspeicher

[Quelle: <http://archive.computerhistory.org/resources/still-image/UNIVAC/>]

1951 Grace Hopper und Betty Holberton: UNIVersal Automatic Computer, UNIVAC

- erster kommerziell hergestellter Computer
- insgesamt wurden 46 Maschinen ausgeliefert
- Magnetband als Speicher
- 5.200 Röhren
- Masse: 13 t
- Taktfrequenz: 2,25 MHz
- Genauigkeit: 11 BCD Stellen
- Hochrechnungen im Wahlkampf



TRADIC

[Quelle: http://archive.computerhistory.org/resources/still-image/Bell_Labs/]

1955 Transistorized Airborne Digital Computer, TRADIC

- erster Computer auf Transistorbasis
- ca. 700-800 Transistoren und ca. 10.000 Germanium-Dioden
- Leistungsaufnahme: 100 Watt
- 1 Mio. logische Operationen je Sekunde

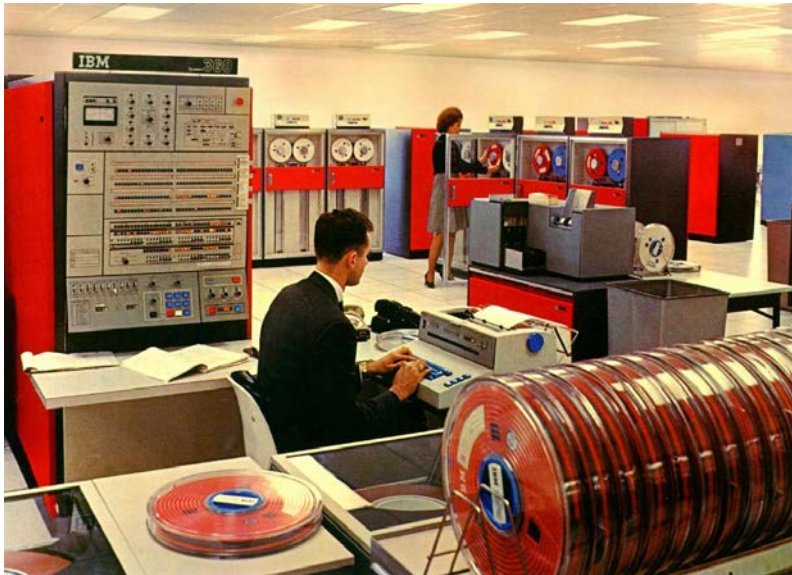


Dual IBM 7090 Mainframe

[Quelle: <http://commons.wikimedia.org/wiki/File:NASAComputerRoom7090.NARA.jpg>; Autor: US National Archives; Lizenz: frei nutzbar]

1962 Dual IBM 7090 Mainframe

- NASA mission control center (Project Mercury)

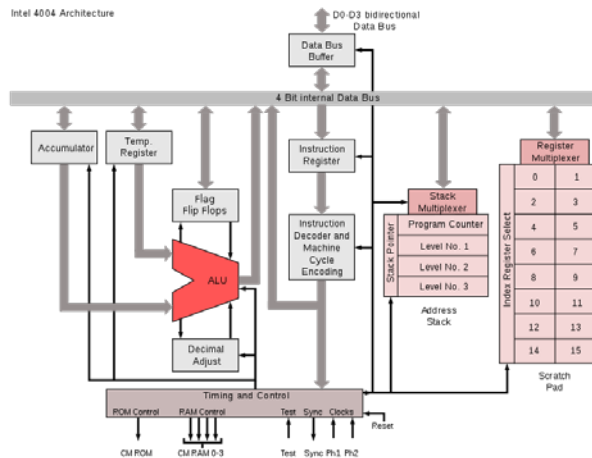


IBM System 360

[Quelle: http://archive.computerhistory.org/resources/still-image/IBM/IBM_360/]

1964 IBM System 360

- bis zu 8 MB Hauptspeicher
- 64 bit floating point operations
- Festplatten: 112 MB je Scheibe
- Magnetbänder
- I/O-System: bis zu 3 MB/s
- Universalregister, 32 bit



Intel 4004 – Architektur

[Quelle: <http://commons.wikimedia.org/wiki/File:NASAComputerRoom7090.NARA.jpg>; Autor: Appaloosa; Lizenz: FGDL]



Intel 4004 – Integrierter Schaltkreis

[Quelle: http://de.wikipedia.org/w/index.php?title=Datei:C4004_two_lines.jpg; Autor: Peter1912; Lizenz: public domain]

1971 Intel 4004

- erster Mikroprozessor
- 4-bit Verarbeitungsbreite
- PMOS-Technik
- Strukturbreite: 10.000 nm = 10 µm
- Befehle: 46
 - Addition, Subtraktion
 - Rotieren
 - Laden und Speichern von Daten
 - ...
- CPI: 8
- Harvard-Architektur
- Transistoren: 2250

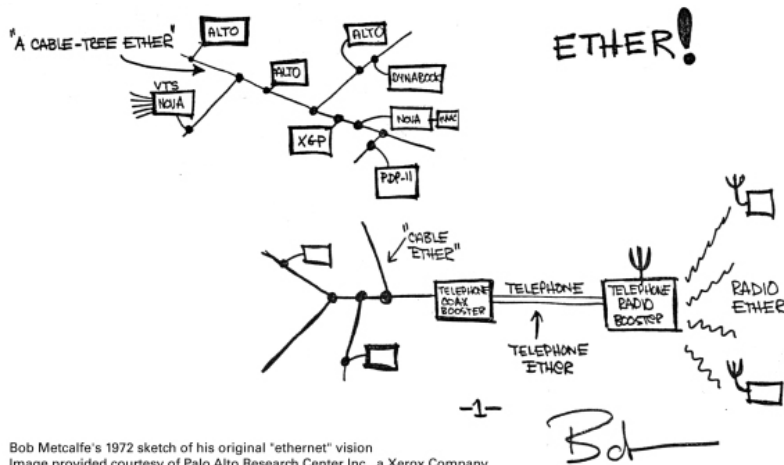


Xerox Alto

[Quelle: http://commons.wikimedia.org/wiki/File:Xerox_Alto_mit_Rechner.JPG; Lizenz: public domain]

1973 Xerox Alto

- Xerox Palo Alto Research Center, PARC
- erster Personal Computer (PC) mit
 - grafischem Display
 - grafischer Benutzeroberfläche
 - Tastatur und Maus
- Hauptspeicher: 64 kB
- Wechselplatte: 2,5 MB



Bob Metcalfe's 1972 sketch of his original "ethernet" vision
Image provided courtesy of Palo Alto Research Center Inc., a Xerox Company

um 1973 Robert Metcalfe, Ethernet

- Xerox Palo Alto Research Center, PARC
- Übertragungsrate: 3 Mbit/s
- 1983 Standard IEEE 802.3.

Ethernet – Konzeptentwurf

[Quelle: http://commons.wikimedia.org/wiki/File:Xerox_Alto_mit_Rechner.JPG; Lizenz: public domain]



IBM 5100

[Quelle: [http://commons.wikimedia.org/wiki/File:IBM5100_\(2297950254\).jpg](http://commons.wikimedia.org/wiki/File:IBM5100_(2297950254).jpg); Lizenz: public domain]

1975 IBM 5100

- erster tragbarer Computer
- Prozessor: IBM PALM (16 bit)
(Put All Logic in Microcode)
- Masse: 25 kg



Apple I

[Quelle: <http://www.flickr.com/photos/78147607@N00/281712899/>; Autor: Ed Uthman; Lizenz: cc-by-sa]

1976 Steve Wozniak und Steve Jobs, Apple I

- vorgestellt am 1. April 1976
- Computer Modell von Apple
- Preis: 666,66 \$
- ca. 200 verkaufte Rechner

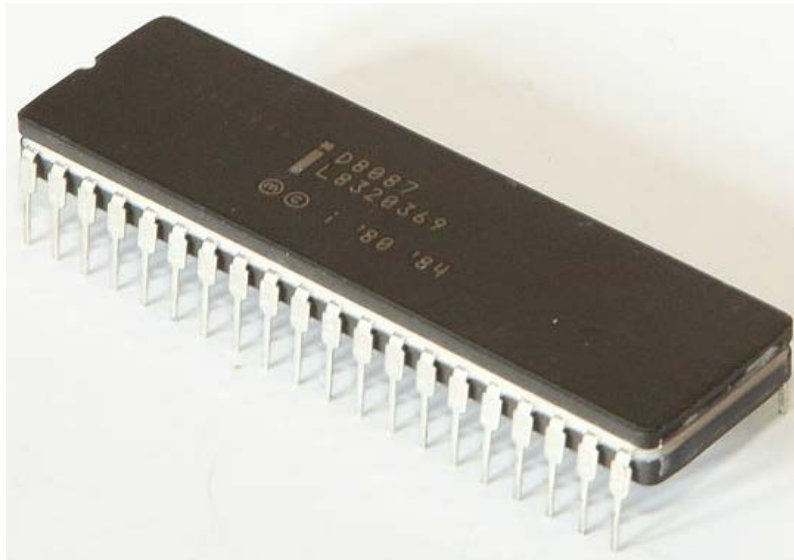


Apple II

[Quelle: http://commons.wikimedia.org/wiki/File:Apple_II.jpg; Autor: Marcin Wichary; Lizenz: cc-by-sa]

1977 Apple II

- einer der ersten Mikrocomputer
- 8-bit Apple-Bus-Systems
- offenes System, Fremdhardware
- bis 1993 über 2 Mio. Computer verkauft
- von IBM weiter entwickelt und als IBM-PC vermarktet



Intel i8087 Koprozessor

[Quelle: http://commons.wikimedia.org/wiki/File:Intel_8087.jpg; Lizenz: cc-by-sa]

1980 Intel 8087 – 1. Koprozessor

- 16-bit Floating Point Unit (FPU) nach Standard IEEE 754 (Draft)
- 75-100x schneller als Software
- zum Nachrüsten auf dem Mainboard
- Taktfrequenz: 5 MHz
- ca. 45.000 Transistoren

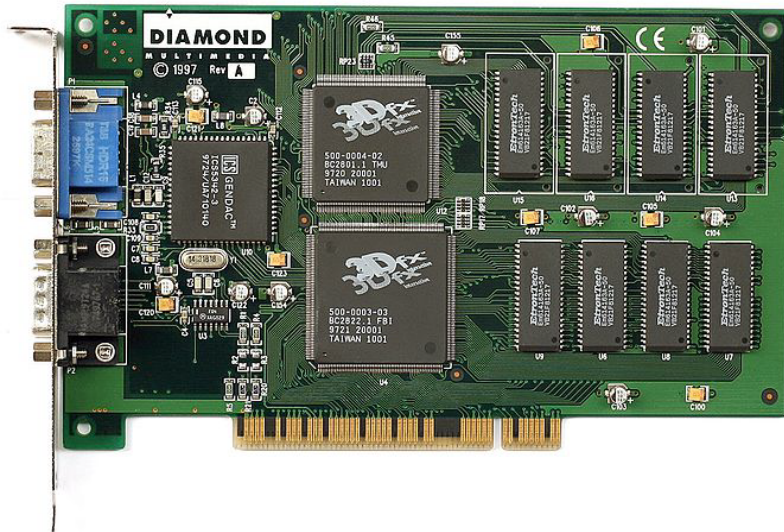


1981 IBM 5150 Personal Computer

- Prozessor: Intel 8088
- Betriebssystem: MS-DOS

IBM 5150 Personal Computer

[Quelle: http://commons.wikimedia.org/wiki/File:IBM_PC_5150.jpg; Lizenz: cc-by-sa]



Diamond Monster 3D / 3dfx Voodoo 1

[Quelle: http://commons.wikimedia.org/wiki/File:KL_Diamond_Monster3D_Voodoo_1.jpg; Autor: Konstantin Lanzet; Lizenz: GFDL]

1996 3D Grafikchip – Voodoo 1

- erster brauchbarer 3D Grafikchip im nicht professionellen Bereich
- durchgeschleiftes 2D VGA-Signal
- Grafikspeicher: 4 MB
- Taktfrequenz: 50 MHz

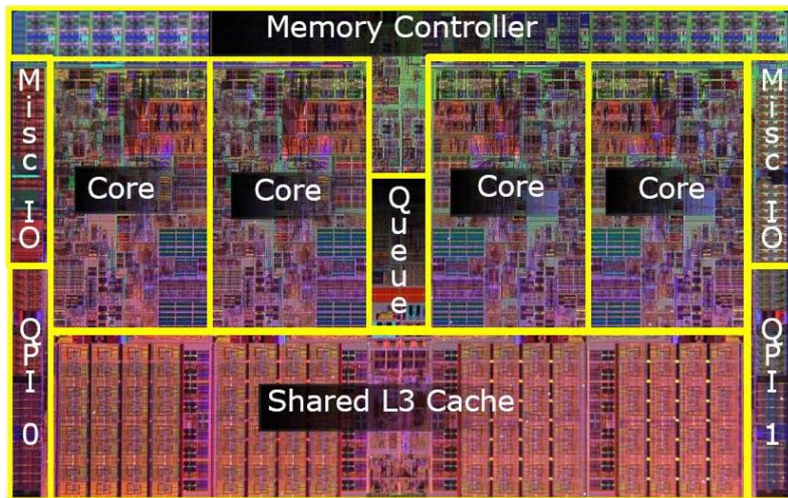


Argonne National Laboratory – IBM BlueGene/P

[Quelle: <http://www.flickr.com/photos/35734278@N05/3323018571/>; Autor: Argonne National Laboratory; Lizenz: cc-by-sa]

2007 Intrepid

- Institut: Argonne National Laboratory
- System: IBM BlueGene/P
- CPU: 163.840 PowerPC 450 (850 MHz, 3,4 GFlops)
- Top500: Platz 9 (Juni 2010)
- Performance: 458,61 TFlops
- Leistungsaufnahme: 1,26 MW

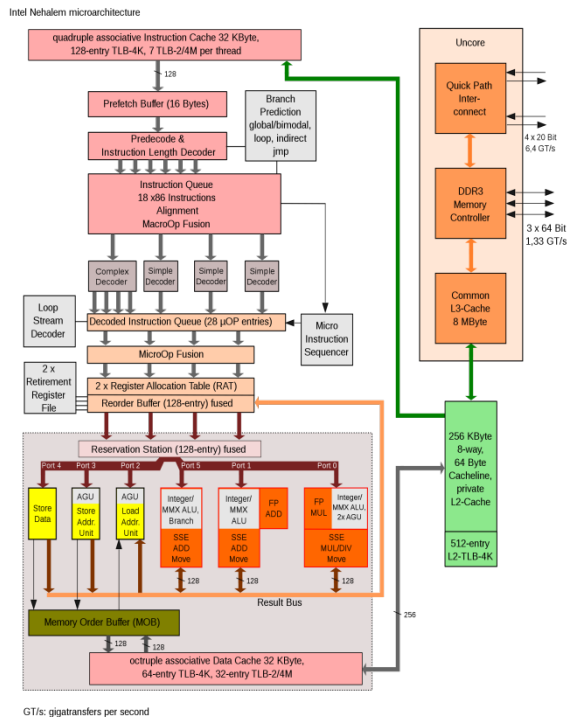


Intel Core i7

[Quelle: http://www.intel.com/pressroom/archive/releases/2008/20081117comp_sm.htm; Lizenz:]

2008 Intel Core i7

- Mikroarchitektur: Nehalem
- CPU-Kerne: 4 (QuadCore)
- Strukturbreite: 45 nm
- Transistoren: 731 Millionen
- Taktfrequenz: 3,33 GHz
- Speichercontroller: integriert



2008 Intel Core i7

- Architekturdiagramm

Intel Nehalem Architektur

[15 April 2008; Appaloosa; GFDL; http://commons.wikimedia.org/wiki/File:Intel_Nehalem_arch.svg]

8 Bekannte Persönlichkeiten

Konrad Zuse (1910 – 1995)

- 1910 in Berlin geboren
- 1938 Z1, Z2 – erste Ansätze zum Bau mechanischer Rechenmaschinen
- 1941 Z3 – erste vollfunktionsfähige programmgesteuerte Rechenmaschine
- 1944 Z4 – verbesserte Rechenmaschine (von 1951 bis 1954 an der ETH Zürich in Betrieb)
- 1949 Gründung der Zuse KG in Neukirchen bei Fulda
- 1969 Zuse KG als Tochterunternehmen der Siemens AG
- 1979 Buchveröffentlichung „Der Computer mein Lebenswerk“
- 1981 Ehrendoktorwürde an der TU Dresden
- 1995 Großes Verdienstkreuz mit Stern und Schulterband (höchste Auszeichnung der Bundesrepublik Deutschland)



John von Neumann (1903 – 1957)

- 1903 in Budapest geboren
Studium der Mathematik, Physik, Chemie
- 1928 Habilitation in Berlin
- 1929 Tätigkeit am Institut for Advanced Studies (IAS)
in Princeton; Arbeit auf den Gebieten: Mengenlehre,
Beweistheorie, Funktionsanalysis, Spieltheorie,
mathematische Grundlagen der Quantenmechanik
- 1946 erster moderner elektronischer Computer EDVAC
(Electronic Discrete Variable Automatic Computer)
- 1952 Bau eines schnelleren Rechners mit einer verbesserten
Speichertechnologie auf Basis der Kathodenstrahlröhre (JONIAC)



N. J. Lehmann (1921 – 1998)

- 1921 in Camina geboren (Landkreis Bautzen)
Mathematik- und Physikstudium an der
TH Dresden, unter anderem bei Friedrich Adolf
Willers und Heinrich Barkhausen
- 1948 Promotion mit Auszeichnung
- 1953 Professur für *angewandte Mathematik*
- 1956 D1 (Programmierbarer Rechenautomat D1)
erster in Eigenentwicklung entstandene
Computer der DDR
- 1956 Direktor des neuen *Institutes für Maschinelle Rechentechnik*
- 1968 Leiter des Bereiches *Mathematische Kybernetik und Rechentechnik*



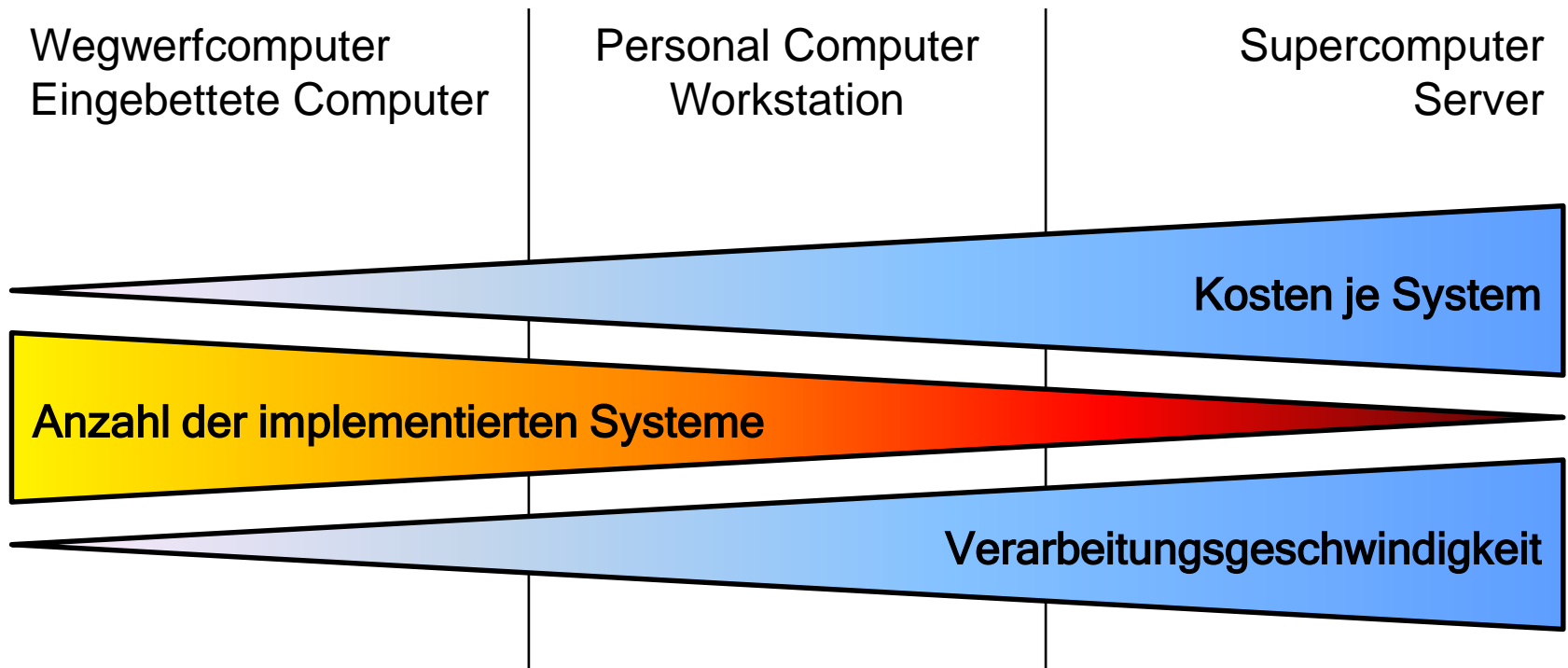
9 Computer Generationen

Gen.	Merkmale	
0	vollmechanische Rechenmaschinen elektro-mechanische Rechner (Relaistechnik)	– 1941 1941 – 1946
1	Vakuümrohrentechnik	1946 – 1958
2	Transistoren, Magnetkernspeicher, Magnetbänder	1958 – 1966
3	Integrierte Schaltkreise (IC's)	1966 – 1975
4	Hochintegrierte Schaltkreise (LSI, VLSI)	1975 – 1985
5	Parallelverarbeitung	1985 – 2000
6	Multi-Core, Many-Core Systeme	2000 –
7	Nanocomputer, Quantencomputer	

Computertypen

Typ	Anwendungsbeispiel
Wegwerfcomputer	Glückwunschkarte
Eingebettete Computer	Digitaluhr, Digitalkamera, Smartphone, Kaffeevollautomat, Sicherheitssysteme im Auto
Spielecomputer	Spielekonsole
Terminal, Thin Client	Büro-Rechner
Personalcomputer	Desktop-PC, Gamer-PC, Notebook, PDA
Workstation	Videoschnittrechner, Programmierumgebungen
Server	File-, Mail-, Datenbank-, Webserver
Workstations-Cluster	Abteilungsrechner
Großrechner (Mainframe)	Unternehmensdatenbank
Supercomputer	Wissenschaft, Wettervorhersage

Vergleich der Computertypen

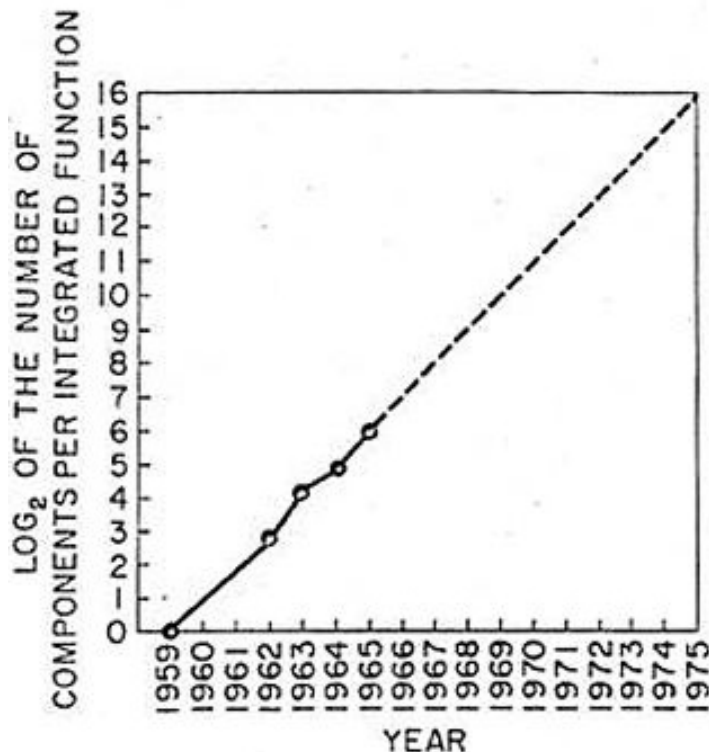


Entwicklung der x86 CPUs

bit	Bezeichnung	Besonderheit	Jahr
4	4004	Erster Prozessor auf nur einem IC	1971
	4040		1972
8	8008	Umstieg auf 8-bit Architektur	1972
	8080		1974
16	8086 + 8087	Erster x86 Prozessor	1978
	80186		1982
	80286 + 80287	Protected Mode	1982
16/32	80386 + 80387	Virtueller Speicher	1985
	80486	Integration der FPU, L1-Cache	1989
	Pentium (P5)	Superskalare Architektur,	1993
	Pentium Pro	RISC-Kern	1995

bit	Bezeichnung	Besonderheit	Jahr
16/32	Pentium II	MMX	1997
	Pentium III	SIMD	1999
	Pentium 4	HyperThreading	2000
32/64	Pentium M	erfolgreicher Mobilprozessor	2003
	Pentium 4	Übernahme von AMD64 / Intel64	2004
	Pentium D	Ende der Netburst-Ära (Taktfrequenz!)	2005
	Core	Dual-Core CPU, Virtualisierung	2006
	Core 2	Quad-Core CPU	2006
	Core i	Turbo-Boost	2008
64	Itanium	64-bit Architektur von Intel und HP	2001
	Itanium 2		2002

10 Entwicklungstendenzen/Moores Law



1965 Gordon Earle Moore: Mooresches Gesetz

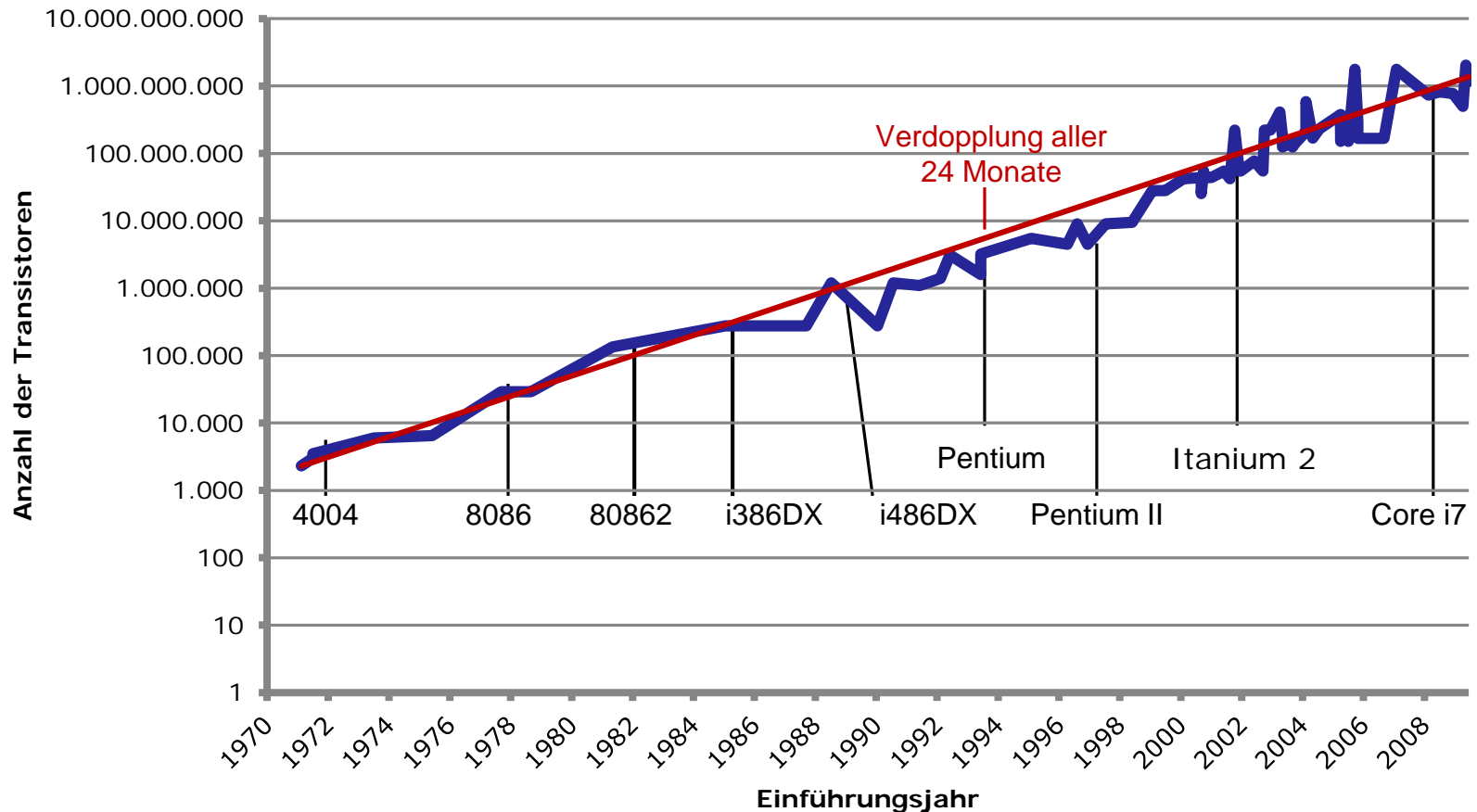
- Verdopplung der Transistoren Anzahl aller 18 – 24 Monate

1968 Gordon Moore, Andy Grove und Robert Noyce gründen INTEL

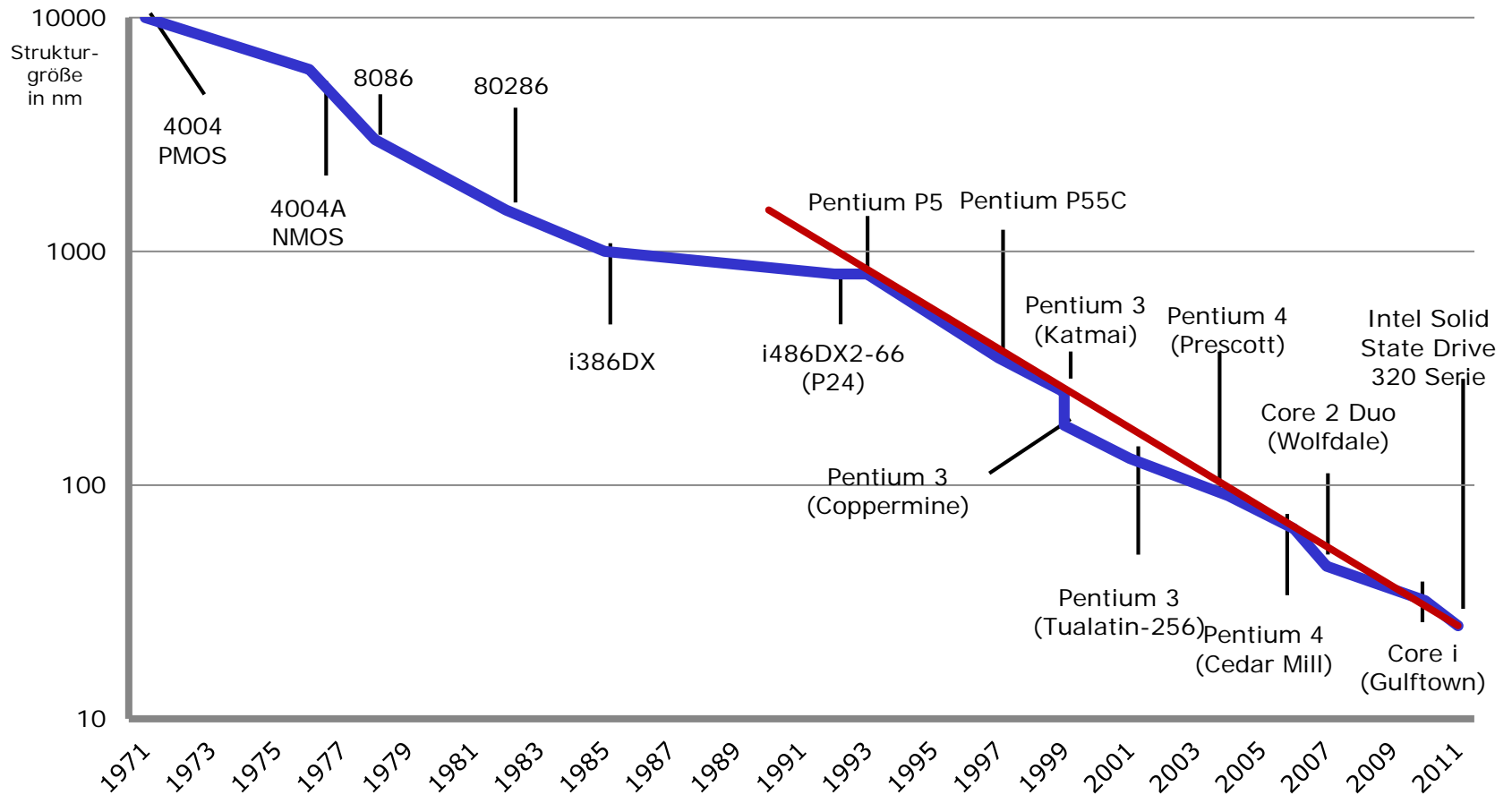
Number of components per integrated function for minimum cost per component extrapolated vs time.

[Quelle: <http://www.intel.com/technology/mooreslaw/pix/graph.jpg>]

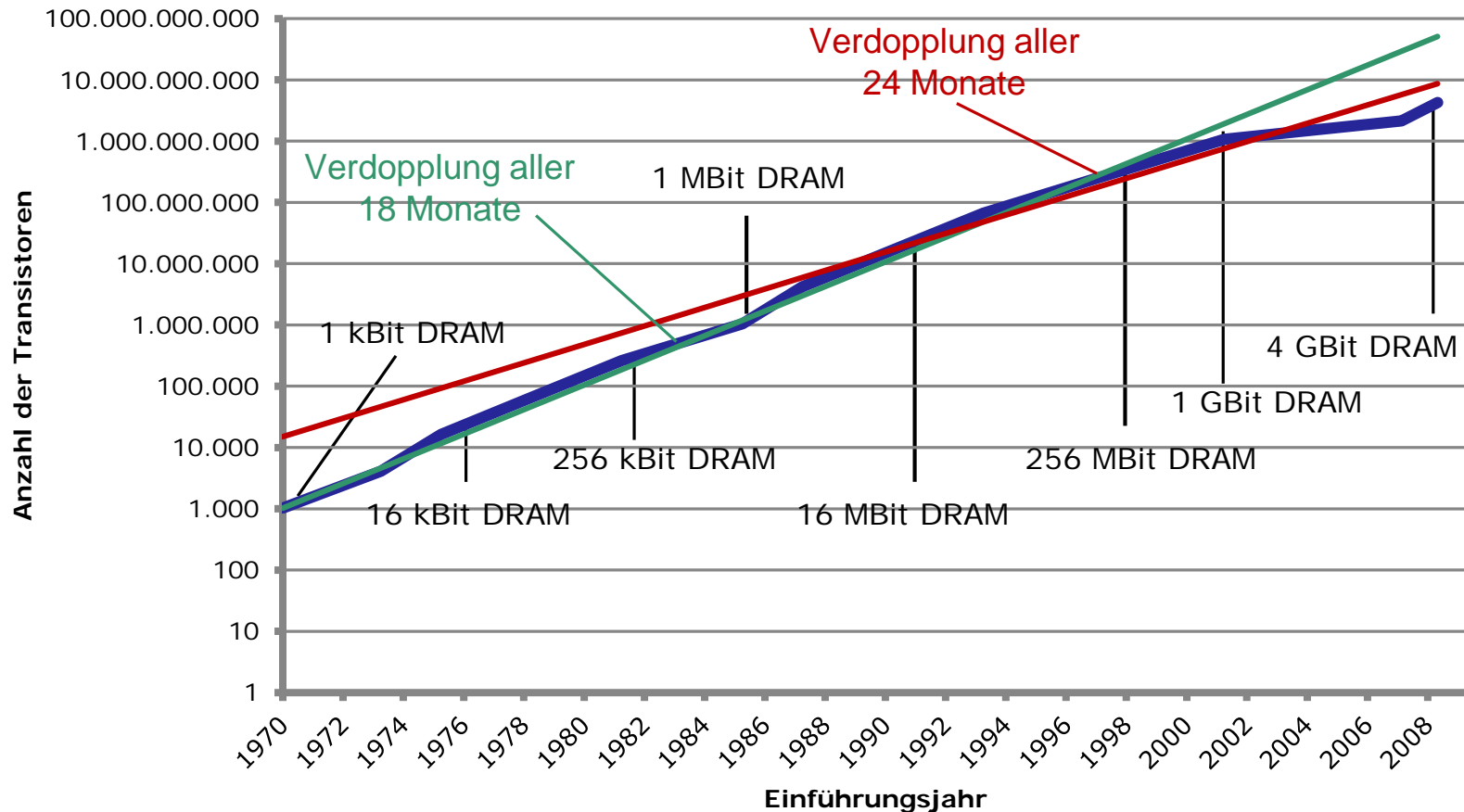
Entwicklung der Anzahl der Transistoren für Intel Mikroprozessoren



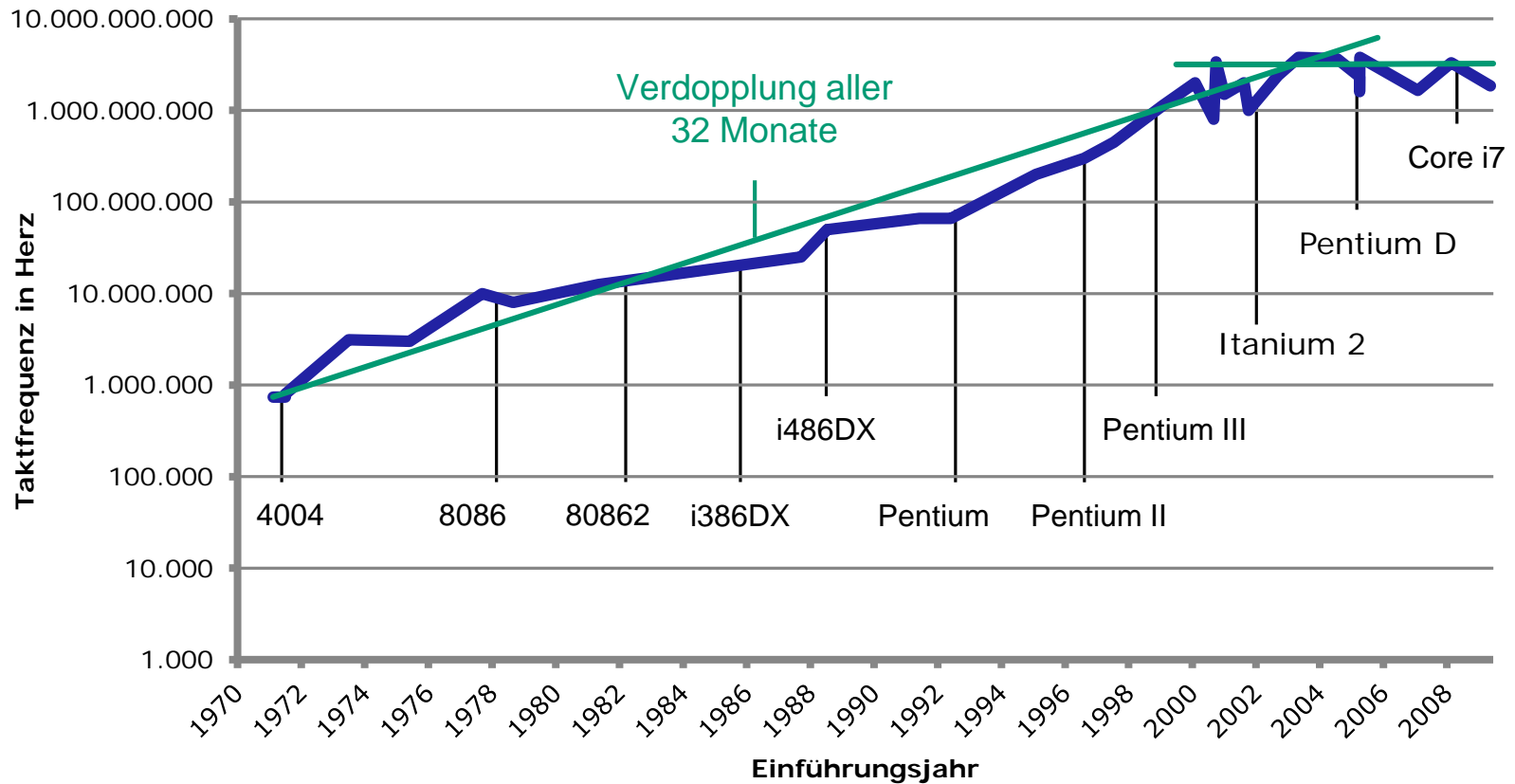
Strukturgrößenentwicklung in Microchips



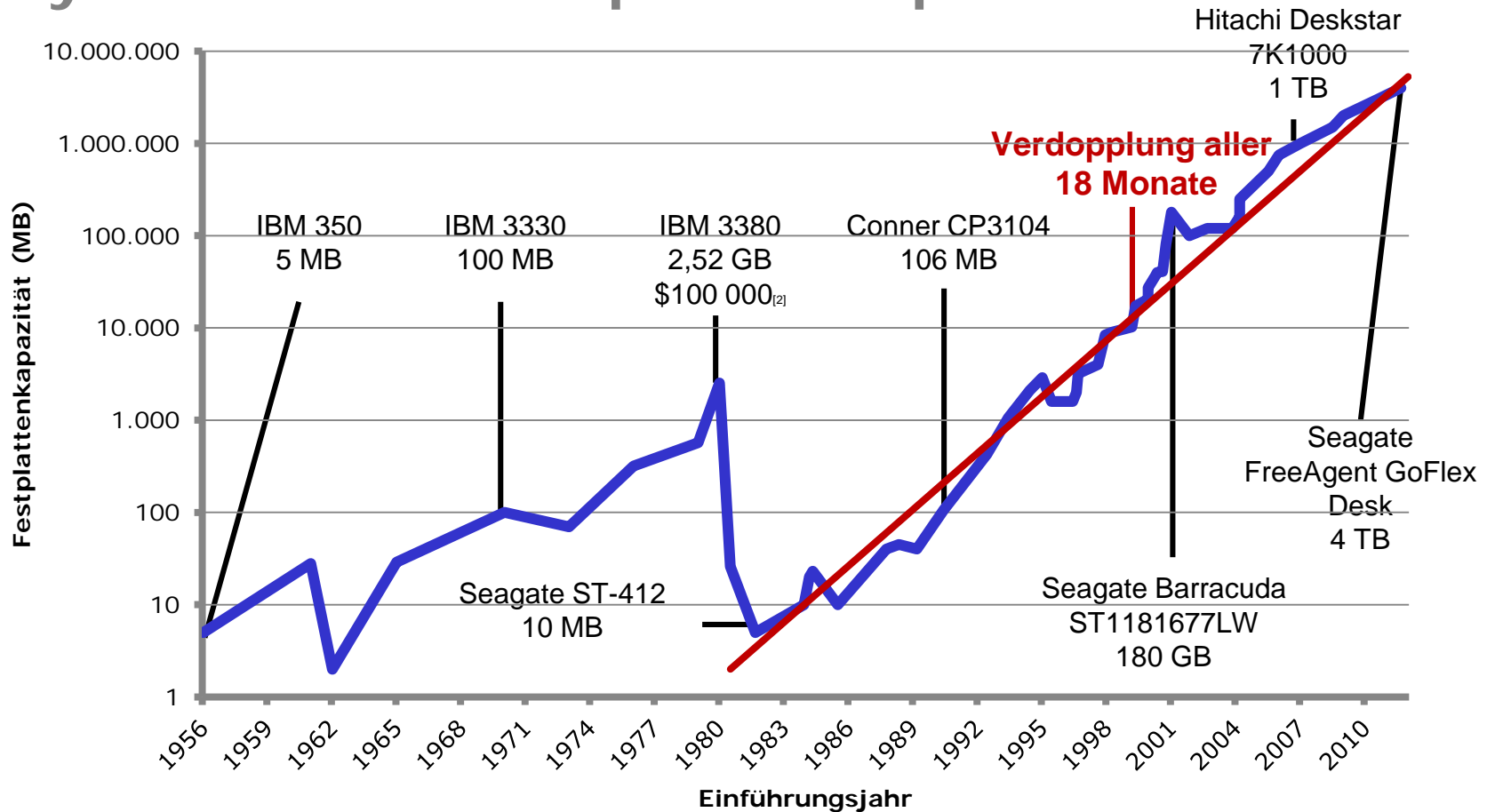
Entwicklung der Anzahl der Transistoren für DRAM Speicherchips



Entwicklung der Taktfrequenz der CPU's

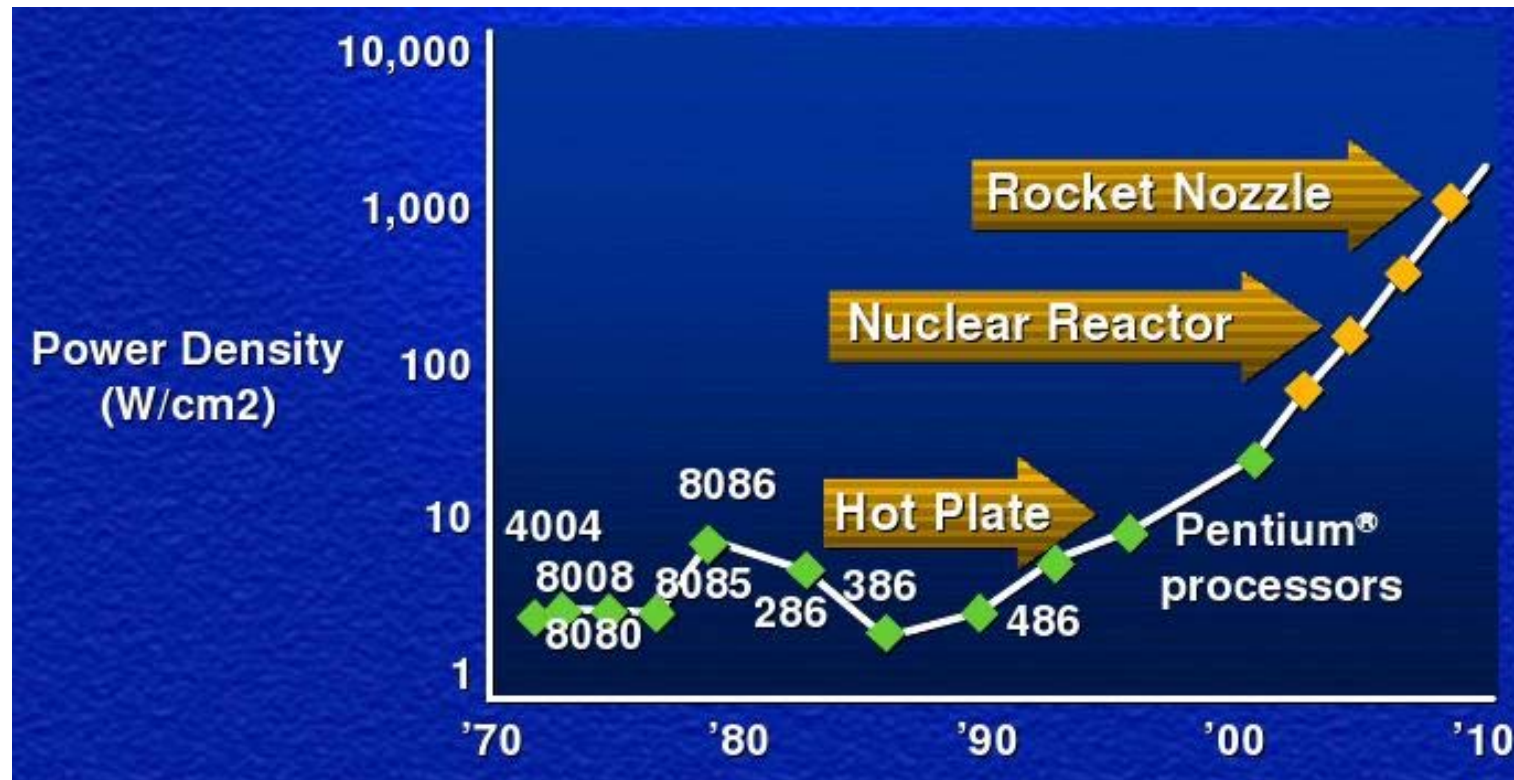


Kryder's Law – Festplattenkapazität^[1]



[1] <http://www.scientificamerican.com/article.cfm?id=kryders-law>, http://en.wikipedia.org/wiki/Mark_Kryder, http://en.wikipedia.org/wiki/History_of_hard_disks, <http://de.wikipedia.org/wiki/Festplattenlaufwerk>, http://de.wikipedia.org/w/index.php?title=Datei:Hard_drive_capacity_over_time.svg
 [2] http://www-03.ibm.com/ibm/history/exhibits/storage/storage_3380.html

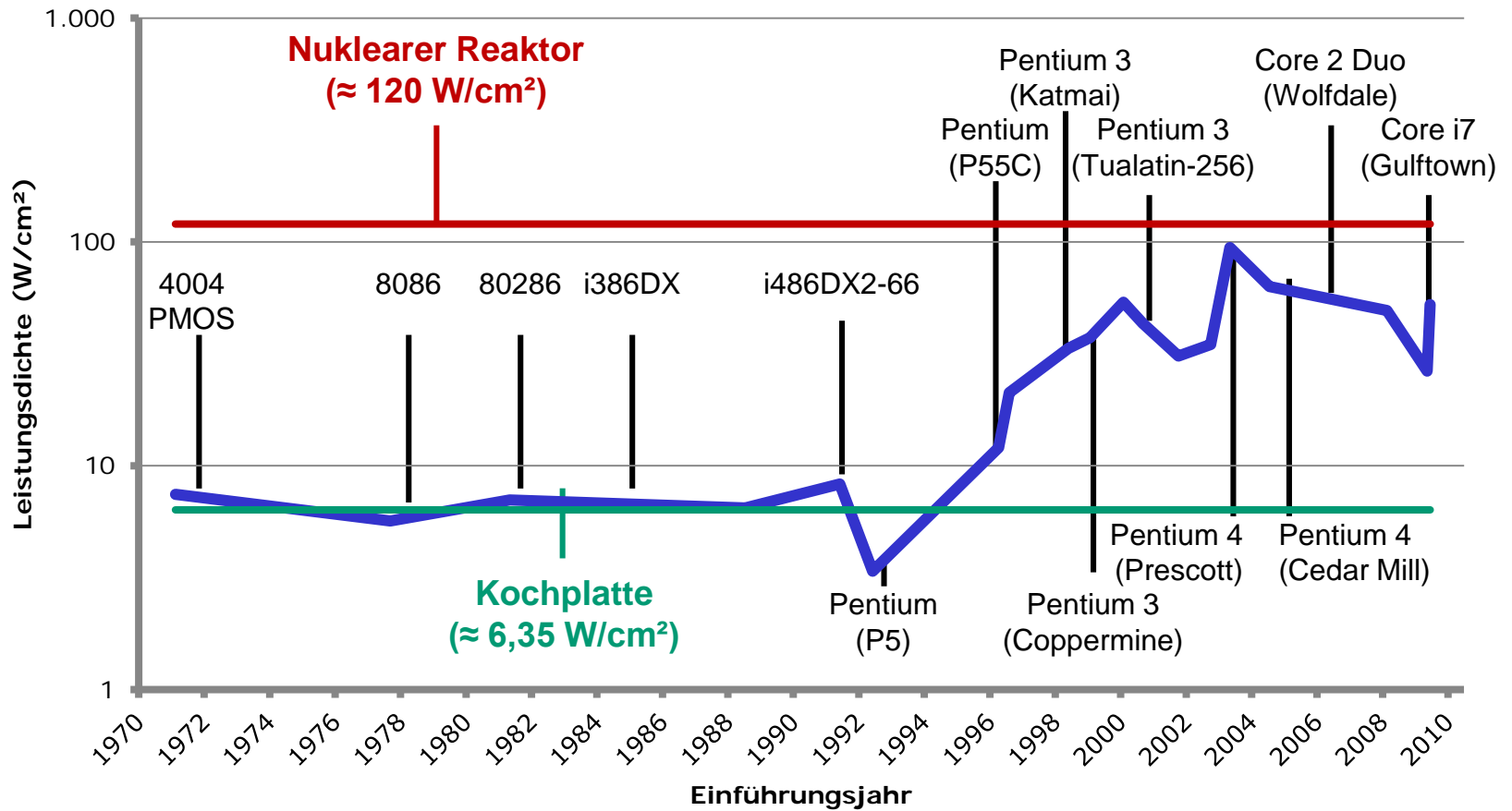
Verlustleistungsentwicklung für Microchips



Vergrößerung der Leistungsdichte um 80% je Prozessorgeneration

[http://www.intel.com/pressroom/archive/speeches/grove_20021210.pdf]

Verlustleistungsdichte für Microchips



Festplatten - Leistungsverbrauch

6-20 W bei schnellen Zugriffen

1W ohne Zugriffe

Software – Verlustleistung (Internet)



Energieverbrauch der Google-
Server 2010:
2,26 Milliarden Kilowattstunden

Google verbraucht soviel Strom wie eine Großstadt

Quelle: <http://www.n-tv.de/ticker/Computer/Google-verbraucht-soviel-Strom-wie-eine-Grossstadt-article4264486.html>

Software – Verlustleistung (Internet)



Energieverbrauch einer
Google-Anfrage:
ca. 10 Wattstunden

Einmal googlen entspricht einer Stunde Licht

Quelle: <http://www.spiegel.de/netzwelt/tech/umweltschutz-einmal-googlen-entspricht-einer-stunde-licht-a-492078.html>

Aktuelle Themen

- **Spracherkennung und Verarbeitung**
- **Bilderkennung und Verarbeitung**
- **Mustererkennung**
- **Künstliche Intelligenz**
- **Ambient Intelligence**
- **Assisted oder Augmented Reality**
- **Big Data**
- **Mobile Computing (Mensch-Computer-Interaktion)**
- **Ubiquitous Computing (Rechnerallgegenwärtigkeit)**
- **Wearable Computing**
- **Pervasive Computing (Vernetzung von Alltagsgegenständen)**
- **Cloud Computing**
- **Internet of Things (IoT)**
- **Autonomes Fahren, Fliegen, ...**