

Thema: RS-Latch/ D-Flipflop

Studierende: Michael Arnold, Karoline Ratteit

Studiengang: Informatik

Kurs: CS23-1

Betreuende: S. Schneider, L. Aschmann, I. Brunner

1. b) Messen Sie die Ausgangsspannungen Q und $\neg Q$ mit zwei Multimetern für alle möglichen Kombinationen der Eingangsspannungen! Stellen Sie die Arbeitstabelle des Latches auf! Die Eingangsspannungen R und S sollen mit den Schaltern S_1 und S_2 eingestellt werden. Dabei ist in der Schalterstellung S_{11} bzw. S_{21} die Eingangsspannung L und in der Schalterstellung S_{12} bzw. S_{22} die Eingangsspannung H.

S_1	S_2	Q		$\neg Q$		Zustand
H	L	5,0 V	H	40 mV	L	Setzen
L	L	5,0 V	H	0,8 mV	L	Speichern
L	H	1 mV	L	5,0 V	H	Rücksetzen
H	H	2 mV	L	2,2 mV	L	unbestimmt

1. c) Welche Eingangskombination muss „verboten“ werden, da für sie die Bedingung eines Latches bezüglich der Ausgangsspannungen nicht erfüllt ist?

Wie sich aus der aufgestellten Arbeitstabelle ergibt, muss die Eingangskombination H, H an den beiden Schaltern verboten werden.

1. d) Konstruieren Sie eine Anzeigeschaltung bestehend aus einem strombegrenzenden Vorwiderstand und einer Leuchtdiode ($I_{max} = 10 \text{ mA}$, $U_{rot} = 1,6 \text{ V}$, $U_{grün} = 2,7 \text{ V}$), mit der Sie den Zustand der Ausgänge Q und $\neg Q$ sichtbar machen!

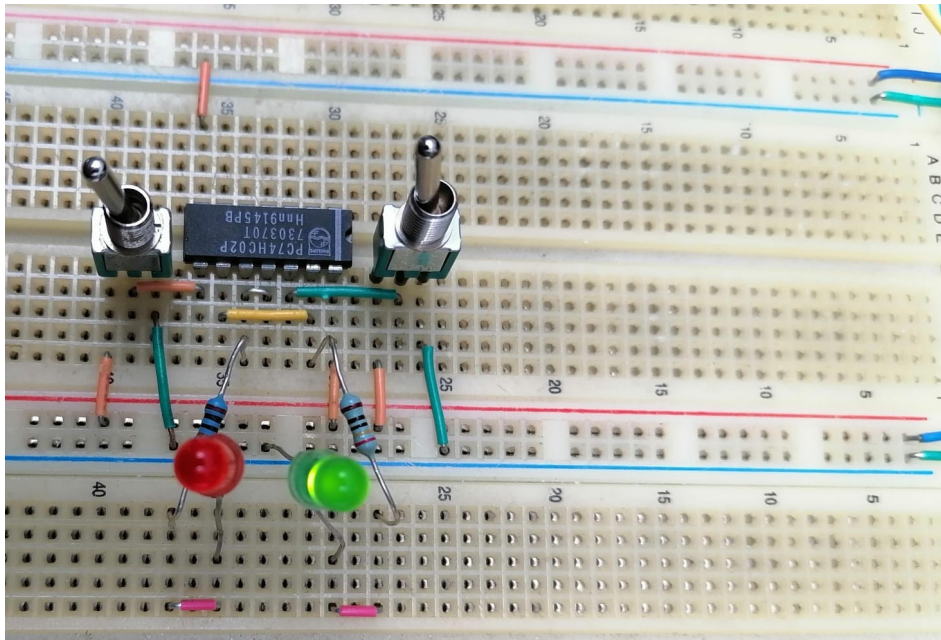
Vorwiderstände berechnen:

$$\text{Diode (grün): } R = \frac{U}{I} = \frac{5 \text{ V} - 1,6 \text{ V}}{0,01 \text{ A}} = 340 \Omega$$

$$\text{Diode (gelb) } U_{gelb} = 2 \text{ V: } R = \frac{U}{I} = \frac{5 \text{ V} - 2 \text{ V}}{0,01 \text{ A}} = 300 \Omega$$

Diese Diode haben wir später verwendet um uns Q aus unserem prellfreien Schalter anzeigen zu lassen.

$$\text{Diode (rot): } R = \frac{U}{I} = \frac{5 \text{ V} - 2,7 \text{ V}}{0,01 \text{ A}} = 230 \Omega$$



2. b) Warum macht diese Schaltung das „Prellen“ des Schalters unwirksam?

Die Widerstände sind „pull-down“ Widerstände und „ziehen“ die Spannung auf Masse. Denn die Schalter sind mechanisch und federn somit. Die Widerstände stellen bei diesem Federn des Schalters den gewünschten Logikpegel sicher.

3. a) Erweitern Sie die Schaltung auf ein getaktetes D-Latch entsprechend Abbildung 3! Der in Aufgabe 2 aufgebaute prellfreie Schalter dient hierbei als Taktgeber für das D-Latch. Bestimmen Sie die Arbeitstabelle der Schaltung!

C	D	Q (rot)	-Q (grün)
L	L	H	L
L	H	L	H
H	L	X	X
H	H	X	X

3. b) Erweitern Sie die Schaltung auf ein D-Flipflop, welches an der steigenden Taktflanke Daten übernimmt (Abbildung 4). Was passiert, falls die Verzögerungszeit des Inverters der Impulsgenerator-Schaltung zu kurz ist? (Bedenken Sie, dass Sie mit schnellen Schaltkreisen arbeiten.) Wie kann man gegebenenfalls einen Inverter mit längerer Verzögerungszeit aufbauen?

Die Verzögerung ist zu kurz und die Schaltung übernimmt die Daten nicht wie gewünscht. Wir haben zwei weitere Inverter hinter unseren ersten Inverter gesetzt. Das erhält den Effekt der invertierung, erhöht aber die Schaltzeit. Das hat ausgereicht um diese soweit zu verzögern, dass die Änderungen bei steigender Taktflanke übernommen wurden.

Fehlerbetrachtung:

Experimentatoren: Die Personen, die das Experiment durchführt können Fehler begehen. Das beginnt bei Ablesefehlern am Messgerät, Rechenfehlern oder - in diesem Fall besonders - die nicht korrekte Belegung der Ein- bzw. Ausgänge der verwendeten Logikgatter. Da diese sehr genau abzuzählen sind, ergeben sich hier schnell Fehlerquellen. Minimiert werden solche Fehler durch gute Vorbereitung, gute Verfassung der Experimentatoren und eine ordentliche Arbeitsumgebung.

Messmittel: Jedes Messgerät hat eine Genauigkeitsklasse, die einbezogen werden muss. Auch haben Bauteile eine bestimmte Fertigungstoleranz, die die Messung beeinflussen kann. Minimiert werden solche Fehler durch sachgemäße Handhabung, Wartung der Geräte und Bauteile sowie Verwendung von hochwertigen Bauteilen.